Thiết kế và mô phỏng mạch điều chỉnh điện áp rơi thấp (LDO) cho hệ thống thu thập năng lượng bước chân từ cảm biến áp điện

Phạm Thanh Huyền*, Vũ Ngọc Quý, Hồ Thành Trung, Phạm Minh Phúc, Đào Thanh Toản

Trường Đại học Giao thông Vận tải, 3 Cầu Giấy, phường Láng, Hà Nội, Việt Nam

Ngày nhận bài 22/9/2025; ngày chuyển phản biện 23/9/2025; ngày nhận phản biện 21/10/2025; ngày chấp nhận đăng 11/11/2025

Tóm tắt:

Nghiên cứu này tập trung vào việc thiết kế và mô phỏng một mạch điều chỉnh điện áp rơi thấp (low dropout regulator - LDO) dành cho hệ thống thu thập năng lượng từ chuyển động như bước chân con người, phương tiện giao thông sử dụng cảm biến áp điện sợi nano. Nguồn năng lượng từ cảm biến áp điện có đặc tính không ổn định, với điện áp xoay chiều biến động, tần số thấp và công suất nhỏ. Mạch LDO được thiết kế trên nền tảng Cadence Virtuoso với công nghệ CMOS 45 nm, bao gồm các khối chính như bandgap reference (BGR), error amplifier (EA), buffer, pass FET và khối loại bỏ dòng rò. Kết quả mô phỏng cho thấy, mạch đạt điện áp đầu ra ổn định ở mức 897,4 mV, điện áp rơi 200 mV, hệ số loại trừ nhiễu nguồn đạt 80,9 dB ở tần số thấp và công suất tiêu thụ trung bình khoảng 48,7 mW tại v_{in}=2 V. Phân tích Monte Carlo với 1000 mẫu xác nhận độ ổn định cao, với độ lệch chuẩn của v_{out} là 3,4 mV và công suất toàn mạch là 0,7 mW. Kết quả này chứng minh tiềm năng ứng dụng của LDO trong các hệ thống Internet vạn vật (IoT) và thiết bị điện tử công suất thấp.

Từ khóa: **cảm biến áp điện, CMOS 45 nm, mạch điều chỉnh điện áp rơi thấp, thu thập năng lượng bước chân.**

Chỉ số phân loại: **2.2, 2.11**

Design and simulation of a low dropout voltage regulator (LDO) for energy harvesting from footsteps using piezoelectric sensors

Thanh Huyen Pham*, Ngoc Quy Vu, Thanh Trung Ho, Minh Phuc Pham, Thanh Toan Dao

University of Transport and Communications, 3 Cau Giay Street, Lang Ward, Hanoi, Vietnam

Received 22 September 2025; revised 21 October 2025; accepted 11 November 2025

Abstract:

This study focuses on the design and simulation of a low dropout regulator (LDO) for energy harvesting systems from movements of human footsteps or vehicles using nanofiber piezoelectric sensors. The energy source from piezoelectric sensors exhibits unstable characteristics, including fluctuating alternating voltage, low frequency, and low power output. The LDO circuit was designed using Cadence Virtuoso on a 45 nm CMOS technology, incorporating key blocks such as bandgap reference (BGR), error amplifier (EA), buffer, pass FET, and leakage current cancellation. Simulation results demonstrate a stable output voltage of 897.4 mV, a dropout voltage of 200 mV, a power supply rejection ratio of 80.9 dB at low frequencies, and an average power consumption of approximately 48.7 mW at v_{in}=2 V. Monte Carlo analysis with 1000 samples confirms high stability, with a standard deviation of v_{out} of 3.4 mW and a total circuit power consumption of 0.7 mW. These findings highlight the LDO's potential for applications in low-power Internet of Things systems and low-power electronic devices.

Keywords: **CMOS 45 nm, footstep energy harvesting, low dropout regulator, piezoelectric sensor.**

Classification numbers: **2.2, 2.11**

**Tác giả liên hệ: Email: huyenktdt@utc.edu.vn*

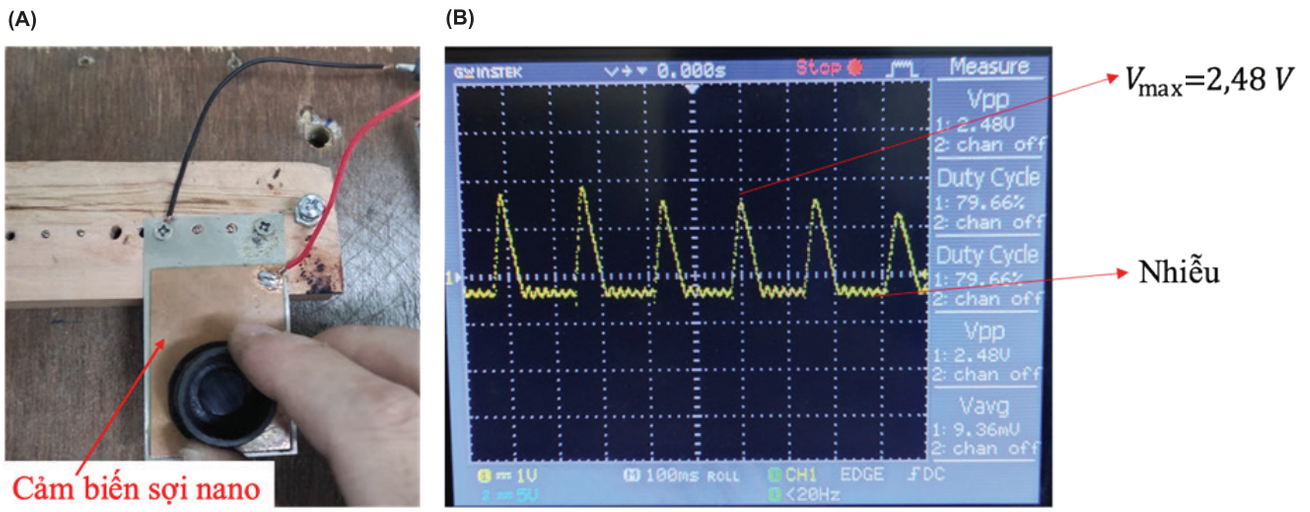
1. Đặt vấn đề

Với sự phát triển nhanh chóng của IoT và thiết bị điện tử đeo, nhu cầu về các hệ thống cấp nguồn độc lập, hiệu suất cao và tiêu thụ năng lượng thấp ngày càng trở nên cấp thiết. Một giải pháp tiềm năng là khai thác năng lượng cơ học từ chuyển động con người, phương tiện giao thông thông qua vật liệu áp điện [1-4]. Mặc dù nhiều nghiên cứu đã tập trung vào việc cải thiện vật liệu cảm biến áp điện hoặc tối ưu hóa mạch thu thập năng lượng [2-5] nhưng ít nhóm đi sâu vào thiết kế bộ LDO phù hợp với đặc tính không ổn định và công suất hạn chế từ cảm biến sợi nano. Trong khi đó, LDO đóng vai trò quan trọng trong việc duy trì điện áp đầu ra ổn định cho các khối xử lý, truyền dữ liệu hoặc lưu trữ năng lượng thứ cấp [6-8]. Do vậy, nghiên cứu này nhằm thiết kế và mô phỏng một mạch LDO hiệu suất cao, hoạt động ổn định trong hệ thống thu năng lượng áp điện từ người đi bộ hoặc phương tiện giao thông trên đường.

Trong hệ thống thu thập năng lượng từ bước chân, phương tiện giao thông, năng lượng điện được tạo ra qua chuyển đổi cơ năng bằng cảm biến áp điện. Nhờ hiệu ứng áp điện, một số vật liệu tạo ra được điện tích trên bề mặt của chúng khi chịu lực cơ học, tức là tạo ra điện áp xoay chiều [2, 5, 9]. Các nghiên cứu trước đây của chúng tôi đã thành công trong việc chế tạo cảm biến sợi nano sử dụng vật liệu PZT (lead zirconate titanate) và PVDF (polyvinylidene fluoride) [9]. Với áp lực từ bước chân của người có trọng lượng khoảng 100 kg, điện áp đầu ra có thể lên đến trên 60 V nhưng mức phổ biến là từ 1,0 đến 3,7 V. Hình 1A mô tả một thí nghiệm xác định điện áp thu được khi tác động lực lên cảm biến sợi nano. Kết quả thu được trên màn hình máy hiện sóng sau khi tín hiệu điện áp từ cảm biến qua mạch chỉnh lưu diode để chuyển về dạng một chiều được thể hiện trong hình 1B với giá trị điện áp đỉnh khoảng 2,5 V. Các cảm biến này là phần tử cơ sở để chúng tôi chế tạo gạch điện tử ứng dụng trong việc thu thập năng lượng bước chân ở những nơi công cộng như nhà ga, bến xe, trung tâm thương mại...

Các kết quả thực nghiệm từ hiện trường khi người đi bộ hay phương tiện tác động cơ học lên cảm biến hay gạch điện tử cho thấy, nguồn năng lượng từ chuyển động cơ học như bước chân có tính chất không ổn định [2-5, 9, 10], với các đặc điểm chính sau:

Các kết quả thực nghiệm từ hiện trường khi người đi bộ hay phương tiện tác động cơ học lên cảm biến hay gạch điện tử cho thấy, nguồn năng lượng từ chuyển động cơ học như bước chân có tính chất không ổn định [2-5, 9, 10], với các đặc điểm chính sau:



Hình 1. (A) Cảm biến sợi nano và (B) Kết quả đo điện áp ra trên máy hiện sóng.

- Dạng tín hiệu: Biên độ phụ thuộc vào lực tác động, thay đổi trong khoảng rộng.

- Tần số: Khoảng (0,5÷5,0) Hz, tương ứng với nhịp bước đi của con người hoặc các chuyển động chậm của phương tiện giao thông.

- Công suất nhỏ cỡ mW, đòi hỏi phải tích lũy và điều hòa để sử dụng.

Những đặc tính này dẫn đến điện áp và dòng điện đầu ra biến động mạnh theo thời gian, phụ thuộc vào lực tác động, tần suất bước đi và điều kiện môi trường. Điều này gây thách thức cho việc cấp nguồn trực tiếp cho linh kiện điện tử yêu cầu nguồn ổn định. Để khắc phục, mạch LDO được sử dụng để chuyển đổi điện áp dao động thành điện áp ổn định, phù hợp cho tải như vi điều khiển, cảm biến hoặc mạch RF, đảm bảo hoạt động chính xác và liên tục. Ngoài ra, LDO còn hoạt động như bộ lọc tuyến tính, giảm nhiễu và cải thiện chất lượng tín hiệu nguồn cho các khối mạch nhạy cảm. Trong điều kiện năng lượng đầu vào yếu và gián đoạn như tín hiệu lấy được sau cảm biến áp điện, LDO cần đáp ứng các yêu cầu chính:

- Công suất tiêu thụ thấp để tránh lãng phí năng lượng hạn chế.

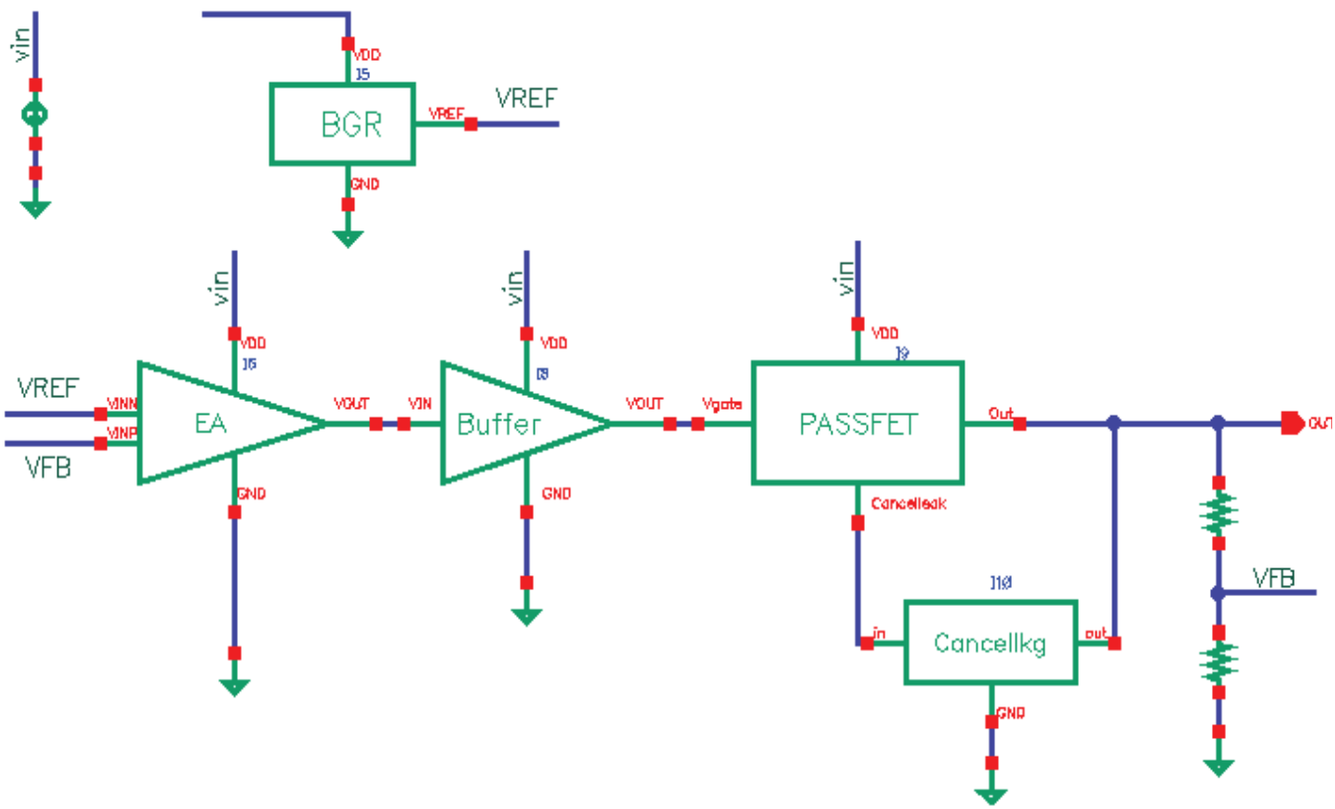
- Điện áp rơi thấp để hoạt động hiệu quả ngay cả khi chênh lệch điện thế nhỏ.

- Khả năng đáp ứng nhanh để điều chỉnh kịp thời theo thay đổi tải hoặc điện áp đầu vào.

Do vậy, LDO trở thành thành phần thiết yếu trong hệ thống thu thập năng lượng từ bước chân, đảm bảo ổn định và hiệu suất cho toàn hệ thống điện tử.

2. Thiết kế bộ LDO cho hệ thống thu thập năng lượng bước chân

LDO được thiết kế để cung cấp điện áp đầu ra v_{out} ổn định từ nguồn điện áp đầu vào v_{in} biến động, đồng thời duy trì điện áp rơi tối thiểu giữa v_{in} và v_{out}.



Hình 2. Sơ đồ cấu trúc của mạch LDO.

Trong nghiên cứu này, LDO được tối ưu hóa để đáp ứng các yêu cầu nghiêm ngặt của hệ thống IoT hay thiết bị đeo y tế [6-8, 10-12]. Sơ đồ khối của mạch LDO được thiết kế trên Cadence Virtuoso với thư viện GPDK045 được trình bày trong hình 2.

Nghiên cứu tập trung vào việc nâng cao hiệu suất thông qua thiết kế các khối chính như pass FET, buffer 1x và khối loại bỏ dòng và đảm bảo độ ổn định, hiệu suất và khả năng hoạt động ở điện áp thấp. Các nhiệm vụ chính của LDO trong hệ thống bao gồm:

- Điều chỉnh điện áp đầu ra: Sử dụng vòng phản hồi để so sánh điện áp tham chiếu với tín hiệu phản hồi từ v_{out} qua mạch chia áp.

- Cung cấp dòng tải: Pass FET được thiết kế để hỗ trợ dòng tải lớn cho tải động.

- Giảm điện áp rơi: Đảm bảo điện áp rơi thấp để hoạt động hiệu quả ở v_{in} thấp.

Trong đó, khối BGR (bandgap reference) tạo ra điện áp tham chiếu V_{REF}, ổn định và không phụ thuộc vào nhiệt độ, điện áp nguồn và sự không đồng nhất của quá trình sản xuất. V_{REF} là giá trị chuẩn để khối khuếch đại sai lệch EA so sánh với tín hiệu phản hồi (FB - feedback) từ v_{out}, giúp điều chỉnh v_{out} chính xác ở mức 0,9 V. Sự ổn định của V_{REF} là yếu tố quan trọng để đảm bảo độ chính xác của điện áp đầu ra. Khối bộ đệm buffer khuếch đại tín hiệu từ EA để điều khiển cổng của pass FET. Buffer giúp cách ly EA khỏi tải nặng của pass FET, đảm bảo tốc độ đáp ứng và giảm tiêu thụ công suất, đồng thời hỗ trợ hoạt động ở điện áp thấp. Pass FET là transistor PMOS chính, điều chỉnh điện áp từ v_{in} (có giá trị từ 1,1 đến 3,2 V) xuống v_{out}=0,9 V, đồng thời cung cấp dòng tải tối đa 300 mA. Pass FET hoạt động ở vùng tuyến tính, với điện áp rơi tối đa 200 mV, giúp LDO hoạt động hiệu quả ở v_{in} thấp. Pass FET được thiết kế với kích thước (W/L) lớn với L nhỏ để tối ưu diện tích và đồng thời đáp ứng yêu cầu dòng tải lớn. Tuy nhiên, do sử dụng L nhỏ nhất nên cần khối loại bỏ dòng rò Cancellkg (cancel leakage current) từ pass FET, ước tính khoảng 5 nA để tránh ảnh hưởng đến v_{out}. Khối này sử dụng các transistor NMOS để tạo dòng bù, trung hòa dòng rò tại nút v_{out}, đảm bảo v_{out} ổn định, đặc biệt trong điều kiện điện áp thấp (v_{in}=1,0 V). Đây là yếu tố quan trọng để duy trì độ chính xác của LDO. Cuối cùng, mạch hồi tiếp lấy mẫu v_{out} và tạo tín hiệu phản hồi FB để so sánh với V_{REF} tại EA. Với v_{out}=0,9 V và V_{REF}=0,75 V, mạch hồi tiếp được thiết kế là mạch chia áp để tạo V_{FB}=V_{REF} khi v_{out}=0,9 V. Khối này đóng vai trò trung tâm trong vòng phản hồi, đảm bảo LDO duy trì v_{out} ổn định trong dải biến động của v_{in} và dòng tải.

Khối quan trọng nhất trong sơ đồ LDO trên là khối EA, đây là khối khuếch đại sai lệch giữa điện áp phản hồi về và điện áp chuẩn để cố định cho điện áp ra. Mạch này được thiết kế nhiều tầng như mô tả trong hình 3 để đạt hiệu năng cao.

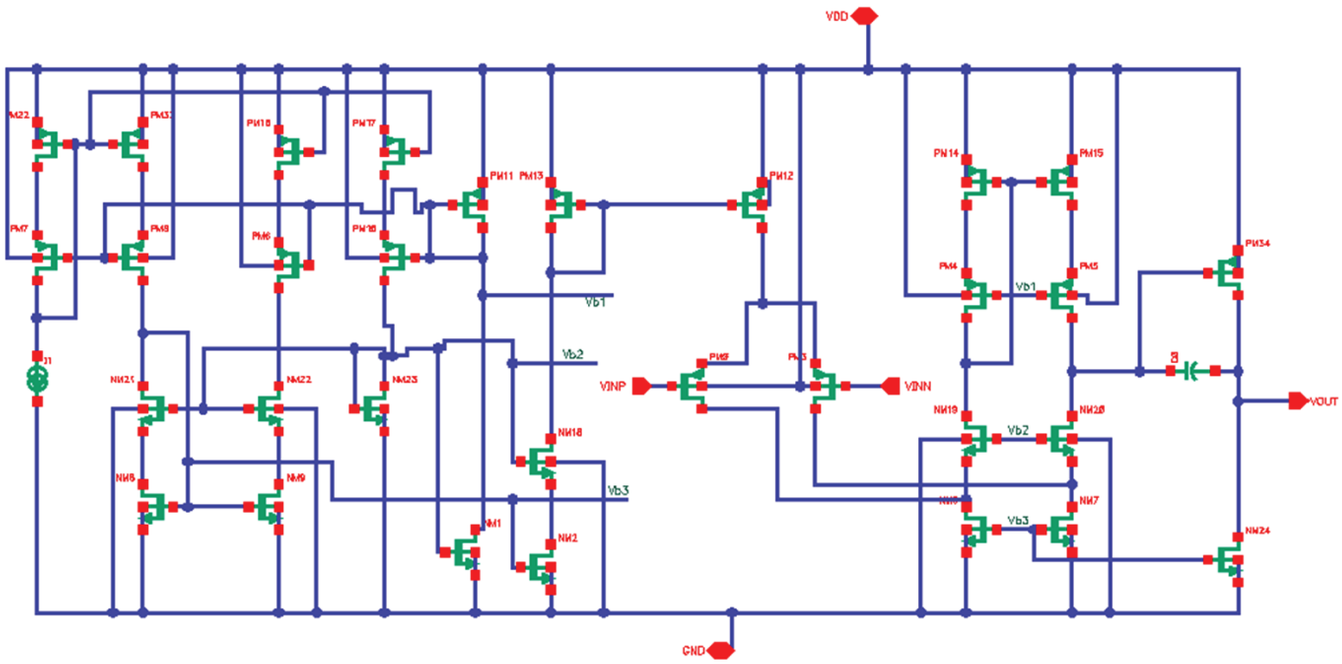
Khối EA gồm ba phần chính:

- Tầng đầu vào vi sai sử dụng cặp transistor NMOS (M1-M2) và PMOS tải hoạt động (PM1-PM2) để khuếch đại sai lệch giữa điện áp tham chiếu và điện áp phản hồi từ đầu ra. Tầng này cung cấp hệ số khuếch đại điện áp lớn và độ chính xác cao cho toàn mạch.

- Tầng khuếch đại trung gian (gain boosting) sử dụng cấu trúc cascode với các transistor NMOS (M3-M5) và PMOS (PM3-PM5) nhằm tăng điện trở đầu ra, từ đó nâng cao độ lợi điện áp tổng thể và cải thiện đặc tính PSRR của LDO. Các nút bias (Vb1, Vb2, Vb3) tạo ra các điện áp điều khiển phù hợp cho các tầng cascode.

- Tầng đầu ra điều khiển transistor công suất (MPA) nối tới nút v_{out}. Tầng này đóng vai trò đệm (buffer) cung cấp dòng tải, đồng thời duy trì độ ổn định của điện áp đầu ra trong các điều kiện dao động tải khác nhau.

Khối EA đảm bảo các yêu cầu chính của LDO hiện đại: độ lợi tốt, dải PSRR rộng, điện áp rơi nhỏ và tiêu thụ công suất thấp, phù hợp với công nghệ 45 nm CMOS sử dụng trong nghiên cứu này.



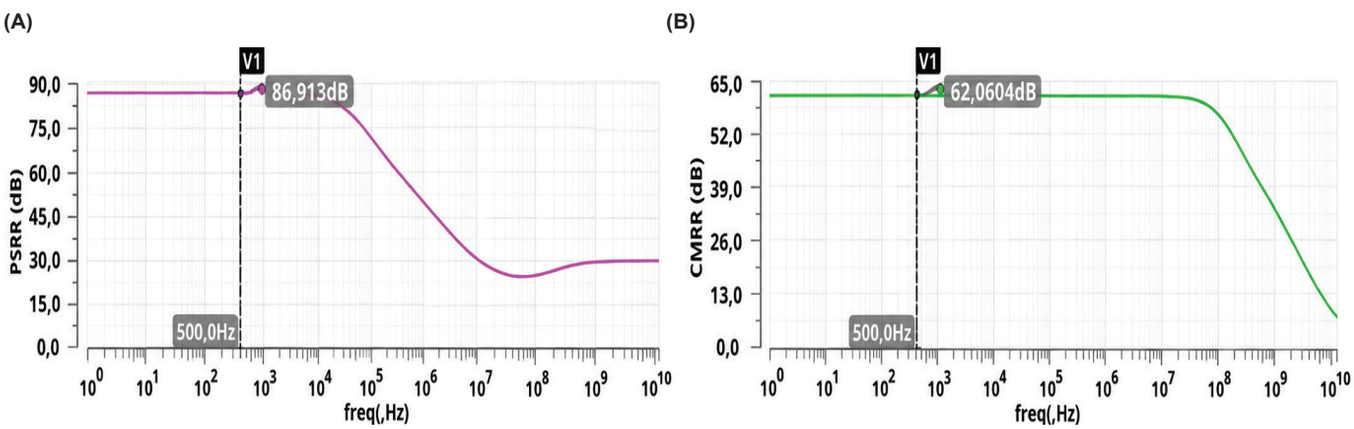
Hình 3. Sơ đồ thiết kế khối EA.

3. Kết quả mô phỏng và đánh giá

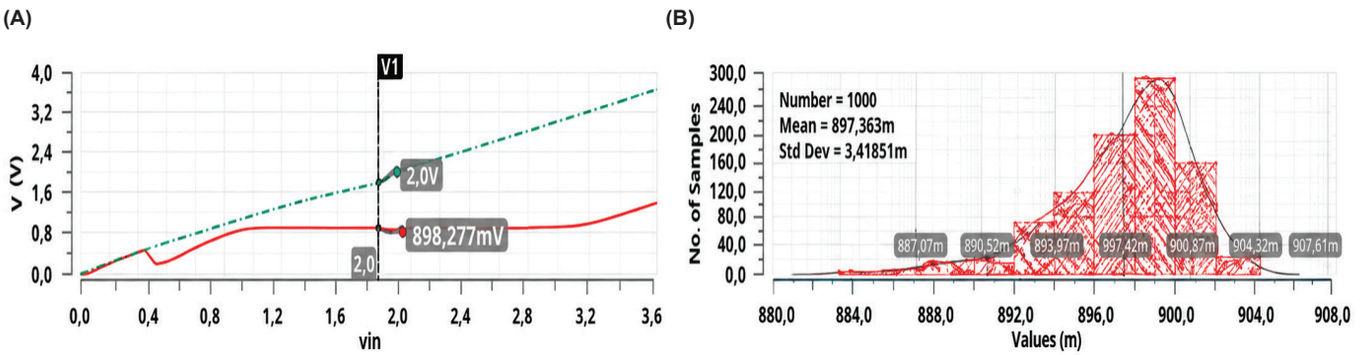
Kết quả mô phỏng cho thấy, EA đạt độ lợi một chiều DC gain là 82,0 dB; lề pha của EA đạt 59,0°, lớn hơn yêu cầu 45,0° của hệ thống thông thường. Về công suất tiêu tán, EA chỉ tiêu thụ gần 0,4 mW và độ lợi băng thông GBW (gain bandwidth) cũng đạt là 91,2 MHz. Hệ số loại trừ nhiễu nguồn PSRR (power supply ripple rejection) đạt 86,9 dB và hệ số nén đồng pha CMRR (common mode rejection ratio) đạt 62,1 dB như thể hiện trong hình 4.

Kết quả mô phỏng hoạt động tổng thể của mạch LDO được thể hiện trong hình 5A. Dải điện áp đầu vào được lựa chọn để thực hiện mô phỏng là dải điện áp từ 0 đến 3,7 V vì theo nghiên cứu trước của chúng tôi [9], dải điện áp đo được sau mạch chỉnh lưu có giá trị phổ biến từ 1,0 đến 3,7 V.

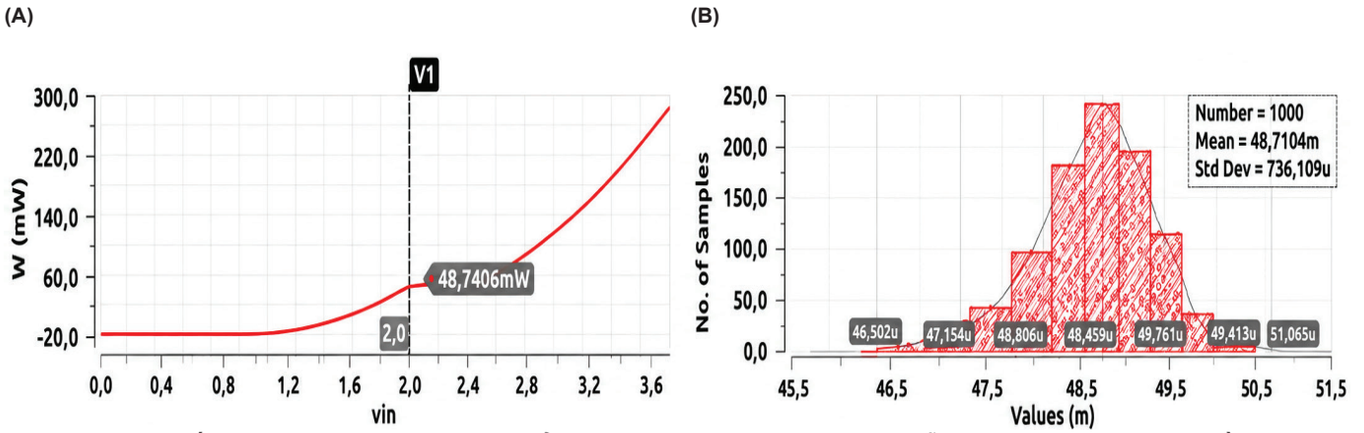
Điện áp đầu ra v_{out} của mạch LDO (đường màu đỏ nét liền) duy trì ở mức 898,3 mV trong dải điện áp đầu vào (đường màu xanh chấm gạch) thay đổi từ khoảng 1,1 đến 3,2 V. Kết quả này cho thấy, khả năng điều chỉnh tuyến tính hiệu quả, giảm thiểu dao động đầu ra dù có sự thay đổi đáng kể của điện áp đầu vào.



Hình 4. (A) Hệ số *PSRR* và (B) *CMRR* của khối EA.



Hình 5. (A) Dạng điện áp vào v_{in} và điện áp ra v_{out} của LDO và (B) Mô phỏng Monte Carlo cho 1000 mẫu của giá trị v_{out} khi đầu vào là 2,0 V.

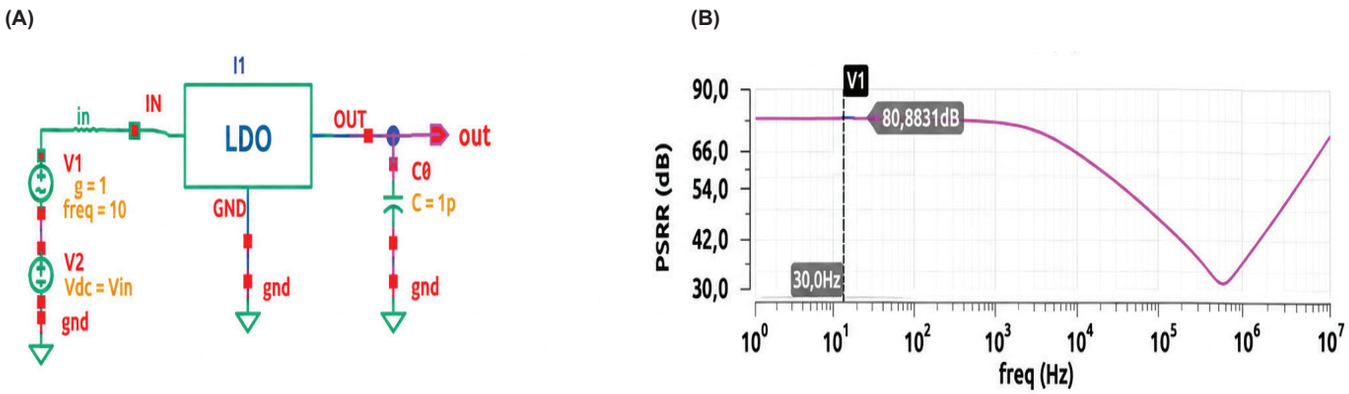


Hình 6. (A) Công suất toàn mạch khi điện áp vào thay đổi và (B) Mô phỏng Monte Carlo 1000 mẫu của giá trị này khi điện áp đầu vào là 2 V.

Biểu đồ histogram của v_{out} tại v_{in}=2,0 V sau mô phỏng Monte Carlo với 1000 mẫu trong hình 5B cho thấy, v_{out} có phân bố gần giống phân bố chuẩn Gaussian, với giá trị trung bình là 897,4 mV, rất gần với mục tiêu 0,9 V (chênh lệch khoảng 0,3%). Độ lệch chuẩn (Std Dev) là 3,4 mV, giá trị nhỏ nhất và lớn nhất lần lượt là 883,2 và 904,3 mV thể hiện độ biến thiên khá nhỏ, chứng tỏ mạch LDO hoạt động ổn định với biến thiên do quá trình sản xuất và sự không nhất quán của quá trình vật lý. Khả năng ổn định này chứng minh tiềm năng ứng dụng của mạch trong các hệ thống yêu cầu nguồn điện áp thấp và ổn định, chẳng hạn như các thiết bị điện tử công suất thấp hoặc cảm biến. Tuy nhiên, cần đánh giá thêm về khả năng loại bỏ nhiễu, hiệu suất dòng tải và tiêu thụ công suất để xác định tính khả thi trong các điều kiện vận hành thực tế.

Kết quả mô phỏng thể hiện trong hình 6A cho thấy, công suất tiêu thụ tăng gần như tuyến tính khi v_{in} tăng từ 1,0 đến 3,7 V, lên khoảng 285,0 mW. Điều này phản ánh sự gia tăng dòng điện qua mạch khi điện áp đầu vào tăng, phù hợp với đặc tính của LDO khi chênh lệch điện áp giữa v_{in} và v_{out} lớn hơn, dẫn đến hiệu suất năng lượng giảm ở vùng điện áp cao. Biểu đồ histogram của công suất tiêu thụ toàn mạch tại v_{in}=2 V với 1000 mẫu trong hình 6B cho thấy, công suất cũng có phân bố gần giống phân bố chuẩn, với giá trị trung bình là 48,7 mW. Độ lệch chuẩn là 736,1 µW (chênh lệch khoảng 1,5%), giá trị nhỏ nhất và lớn nhất lần lượt là 46,3 và 50,6 mW cho thấy độ tập trung của kết quả thiết kế.

Với hệ thống thu thập năng lượng bước chân nhiễu đầu vào là rất lớn vì hầu hết nơi lắp đặt gạch điện tử là những nơi có mật độ người đi lại rất đông nên cảm



Hình 7. (A) Testbench thực hiện mô phỏng và (B) Kết quả xác định PSRR cho LDO.

biến có thể nhận tín hiệu đồng thời từ nhiều nguồn tác động. Do đó, thông số PSRR rất quan trọng đối với LDO ứng dụng trong hệ thống này. Hình 7A mô tả sơ đồ mạch được thiết kế để đánh giá thông số PSRR của LDO. Hình 7B thể hiện kết quả mô phỏng là đồ thị của thông số PSRR trên miền tần số ở chế độ mô phỏng hàm truyền đạt giữa đầu ra và nguồn điện áp đưa tới v_{in}. Ở khu vực tần số thấp (dưới 1 kHz), giá trị này gần như không đổi và đạt 80,9 dB, nghĩa là khả năng loại trừ nhiễu nguồn ở mức tốt và hoàn toàn đáp ứng được yêu cầu của hệ thống thu thập năng lượng bước chân với tần số chỉ vài Hz như đã đề cập.

Các nghiên cứu trước đây [12-14] không sử dụng tụ điện đầu ra để giảm thiểu diện tích và dòng tĩnh nhưng phải trả giá bằng hệ số nén nhiễu nguồn PSRR thấp. Trong nghiên cứu này, do xác định điều kiện làm việc bị nhiễu lớn nên chúng tôi vẫn sử dụng tụ để đảm bảo giá trị PSRR. Kết quả thực hiện trên công nghệ GPDK045 (45 nm CMOS) cho thấy, hiệu năng của mạch tốt với mức công suất thấp và PSRR cao, phù hợp cho ứng dụng công suất thấp như IoT, thiết bị đeo y sinh hay mạng cảm biến không dây.

4. Kết luận

Nghiên cứu đã phát triển thành công mô hình mạch LDO dành cho hệ thống thu thập năng lượng từ cảm biến áp điện, được mô phỏng trên Cadence Virtuoso với công nghệ CMOS 45 nm. Kết quả chứng minh mạch có khả năng cung cấp điện áp đầu ra ổn định, đảm bảo hoạt động hiệu quả ngay cả trong điều kiện năng lượng đầu vào yếu và biến động. Các thông số chính như điện áp ra 0,9 V, điện áp rơi 200 mV, PSRR đạt 80,9 dB và công suất tiêu thụ 48,7 mW tại v_{in}=2,0 V không chỉ đáp ứng mà còn vượt trội so với yêu cầu của các hệ thống công suất thấp. Phân tích Monte Carlo với 1000 mẫu xác nhận độ tin cậy cao của mạch. Kết quả nghiên cứu cho thấy, mạch LDO được thiết kế có khả năng sử dụng tích hợp vào các ứng dụng cung cấp năng lượng xanh từ chuyển động của người, phương tiện giao thông cho các thiết bị IoT.

LỜI CẢM ƠN

Nghiên cứu này được tài trợ bởi Quỹ Phát triển Khoa học và Công nghệ Quốc gia (NAFOSTED) trong Đề tài mã số 103.05-2021.71. Các tác giả xin chân thành cảm ơn.

TÀI LIỆU THAM KHẢO

[1] J. Gołąbek, M. Strankowski (2024), "A review of recent advances in human-motion energy harvesting nanogenerators, self-powering smart sensors and self-charging electronics", *Sensors*, **24(4)**, DOI: 10.3390/s24041069.

[2] K.K. Selim, I.H. Smaili, H.M. Yehia, et al. (2024), "Piezoelectric sensors pressed by human footsteps for energy harvesting", *Energies*, **17(10)**, DOI: 10.3390/en17102297.

[3] F. Rigo, M. Migliorini, A. Pozzebon (2024), "Piezoelectric sensors as energy harvesters for ultra low-power IoT applications", *Sensors*, **24(8)**, DOI: 10.3390/s24082587.

[4] Y. Wu, S. Dong, X. Li, et al. (2023), "A stretchable all-nanofiber iontronic pressure sensor", *Soft Science*, **3(4)**, DOI: 10.20517/ss.2023.24.

[5] I. Kim, J. Yun, G. Kim, et al. (2025), "Triboelectric-enhanced piezoelectric nanogenerator with pressure-processed multi-electrospun fiber-based polymeric layer for wearable and flexible electronics", *Polymers*, **17(17)**, DOI: 10.3390/polym17172295.

[6] C. Konstantopoulos, T. Ussmueller (2020), "A nano-power 0.5 V event-driven digital-LDO with fast start-up burst oscillator for SoC-IoT", *Journal of Low Power Electronics and Applications*, **10(4)**, DOI: 10.3390/jlpea10040041.

[7] J.S. Kim, K. Javed, K.H. Min, et al. (2023), "A 13.5-nA quiescent current LDO with adaptive ultra-low-power mode for low-power IoT applications", *IEEE Transactions on Circuits and Systems II: Express Briefs*, **70(9)**, pp.3278-3282, DOI: 10.1109/TCSII.2023.3263876.

[8] Y. Huang, Y. Lu, F. Maloberti, et al. (2018), "Nano-ampere low-dropout regulator designs for IoT devices", *IEEE Transactions on Circuits and Systems I: Regular Papers*, **65(11)**, pp.4017-4026, DOI: 10.1109/TCSI.2018.2851226.

[9] T.H. Pham, T.D. Bui, T.T. Dao (2023), "A high-reliability piezoelectric tile transducer for converting bridge vibration to electrical energy for smart transportation", *Micromachines*, **14(5)**, DOI: 10.3390/mi14051058.

[10] M. Shirvanimoghaddam, K. Shirvanimoghaddam, M. M. Abolhasani, et al. (2019), "Towards a green and self-powered Internet of Things using piezoelectric energy harvesting", *IEEE Access*, **7**, pp.94533-94556, DOI: 10.1109/ACCESS.2019.2928523.

[11] Y. Zhang, J. Cai, J. Chen, et al. (2024), "A 640 nA I_Q output-capacitor-less low dropout (LDO) regulator with sub-threshold slew-rate enhancement for narrow band Internet of Things (NB-IoT) applications", *Micromachines*, **15**, DOI: 10.3390/mi15081019.

[12] A. N. A. Rashid, N. I. A. Hamid, E. Noorsal, et al. (2024), "Design of low dropout regulator for power management unit of wearable healthcare system device using 45 nm CMOS Technology", *IEEE International Conference on Applied Electronics and Engineering (ICAEE)*, pp.1-6, DOI: 10.1109/ICAEE62924.2024.10667480.

[13] Ó. Pereira-Rial, J. M. Carrillo, P. López (2024), "Low-voltage CMOS capacitor-less LDOs: Bulk-driven versus gate-driven comparative study", *IEEE Transactions on Circuits and Systems I: Regular Papers*, **71(11)**, pp.5329-5338, DOI: 10.1109/TCSI.2024.3440842.

[14] N. Zachos, V. Gogolou, T. Noulis (2024), "A fully integrated 1.8 V low-power LDO regulator with dynamic transient control for SoC applications", *Electronics*, **13(23)**, DOI: 10.3390/electronics13234734.